

# Compuertas

08

## INTRODUCCION

Un circuito combinacional es aquel cuya salida depende exclusivamente de sus entradas actuales. En los análisis de lógica combinacional se parte de un diagrama lógico y se llega a una función característica del circuito o a una tabla de verdad. A continuación se desarrollan las formas básicas que constituyen los circuitos lógicos combinacionales más usuales: las compuertas.

## COMPUERTA AND

La salida es un '1' sólo cuando ambas entradas son '1'. La *Ilustración 8.1* y el *Cuadro 8.1* la caracterizan.



*Ilustración 8.1: Compuerta AND.*

COMPUERTA AND		
'A'	'B'	'A' AND 'B'
0	0	0
0	1	0
1	0	0
1	1	1

*Cuadro 8.1: Tabla de verdad de una compuerta AND. (2 BITS)*

## COMPUERTA OR.

La salida es un '1' sólo cuando ambas entradas son '0'. La *Ilustración 8.2* y el *Cuadro 8.2* la caracterizan.



*Ilustración 8.2: Compuerta OR.*

COMPUERTA OR		
'A'	'B'	'A' OR 'B'
0	0	0
0	1	1
1	0	1
1	1	1

*Cuadro 8.2: Tabla de verdad de una compuerta OR. (2 BITS)*

### COMPUERTA NOT.

La salida es un '1' si la entrada es '0' y viceversa. La Ilustración 8.3 y el Cuadro 8.3 la caracterizan.

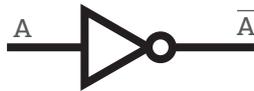


Ilustración 8.3: Compuerta NOT.

COMPUERTA NOT	
'A'	NOT 'A'
0	1
1	0

Cuadro 8.3: Tabla de verdad de una compuerta NOT. (1 BIT)

### COMPUERTA NAND.

La salida es un '0' sólo cuando ambas entradas son '1'. La Ilustración 8.4 y el Cuadro 8.4 la caracterizan.

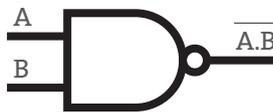


Ilustración 8.4: Compuerta NAND.

COMPUERTA NAND		
'A'	'B'	'A' NAND 'B'
0	0	1
0	1	1
1	0	1
1	1	0

Cuadro 8.4: Tabla de verdad de una compuerta NAND. (2 BIT)

### COMPUERTA NOR.

La salida es un '1' sólo cuando ambas entradas son '0'. La Ilustración 8.5 y el Cuadro 8.5 la caracterizan.

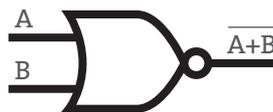


Ilustración 8.5: Compuerta NOR.

COMPUERTA NOR		
'A'	'B'	'A' NOR 'B'
0	0	1
0	1	0
1	0	0
1	1	0

Cuadro 8.4: Tabla de verdad de una compuerta NOR. (2 BIT)

**COMPUERTA EX – OR (o XOR).**

La salida es un ‘1’ cuando o una entrada o la otra es ‘1’ pero no las dos al mismo tiempo. La Ilustración 8.6 y el Cuadro 8.6 la caracterizan.



Ilustración 8.6: Compuerta XOR.

COMPUERTA XOR		
‘A’	‘B’	‘A XOR ‘B’
0	0	0
0	1	1
1	0	1
1	1	0

Cuadro 8.6: Tabla de verdad de una compuerta XOR. (2 BIT)

**COMPUERTA EX – NOR (o XNOR).**

La salida es un ‘0’ cuando o una entrada o la otra es ‘1’ pero no las dos al mismo tiempo. La Ilustración 8.7 y el Cuadro 8.7 la caracterizan.



Ilustración 8.6: Compuerta XNOR.

COMPUERTA XNOR		
‘A’	‘B’	‘A XNOR ‘B’
0	0	1
0	1	0
1	0	0
1	1	1

Cuadro 8.4: Tabla de verdad de una compuerta XNOR. (2 BIT)

**FUNCION LÓGICA.**

Un conjunto de compuertas construye a la salida una combinación lógica de las entradas que se expresa como una función lógica. Esta función caracteriza al sistema.

**EJEMPLO DE FUNCION LÓGICA.**

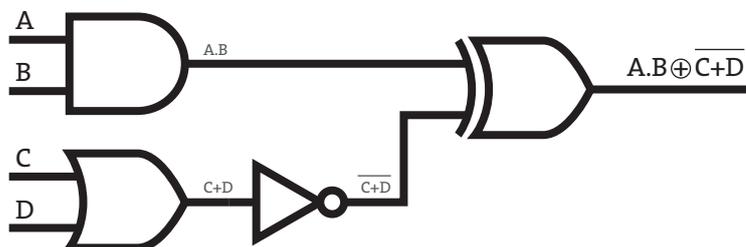


Ilustración 8.8: Circuito lógico. Ejemplo.

---

A	B	C	D	Q (Salida)
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

Cuadro 8.8: Tabla de verdad del circuito lógico de la Ilustración 8.8.

En el apartado siguiente, se analizará un método rápido para implementar circuitos combinacionales.